

디지털공학

2014년 시행 5급(기술) 공채 제2차시험

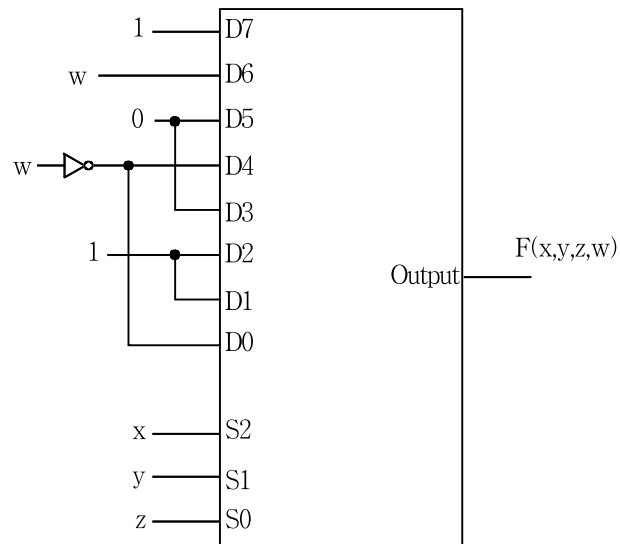
응시번호 :

성명 :

제 1 문. 다음 물음에 답하시오.

(총 5점)

- 1) 8×1 Multiplexer(MUX)를 4×1 MUX와 2×1 MUX를 사용하여 구현하시오.
(단, 가능한 최소의 MUX를 사용한다) (2점)
- 2) 8×1 MUX를 사용하여 구현된 아래 그림의 함수 $F(x,y,z,w)$ 를 최소항(minterm)의 합으로 나타내시오. (3점)



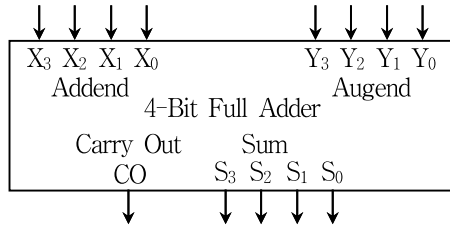
제 2 문. 하나의 플립플롭을 이용하여 직렬가산기(serial adder)를 설계하고자 한다. 이 회로는 하위비트부터 상위비트 순서로 입력되는 두 이진수 x와 y의 합을 비트 별로 순서대로 생성한다. 각 사이클에서 발생하는 캐리를 상태변수로 하여 다음 물음에 답하시오. (총 10점)

- 1) 이 회로를 JK 플립플롭을 이용하여 설계하는 경우 상태전이표(state transition table), JK 플립플롭 여기표(excitation table)를 작성하고, 플립플롭 입력함수와 회로 출력 함수를 구하시오. (5점)
- 2) 이 회로를 D 플립플롭과 전가산기를 이용하여 설계하는 경우 플립플롭 입력 함수와 회로 출력 함수를 구하고, 회로도를 그리시오. (5점)

제 3 문. 비트열(bit-stream)을 입력받아 1, 0, 1이 연속으로 입력되는 경우, 1을 출력하는 디지털 회로를 설계하고자 한다. (즉, 연속된 비트열에서 “101”을 검출하는 회로이며, “10101”이 입력되면 앞부분의 “101”만 검출되어야 함) 입력을 x, 출력을 y라 가정하고, Moore FSM(finite state machine)을 D 플립플롭을 이용하여 설계하는 경우 다음 물음에 답하시오. (총 15점)

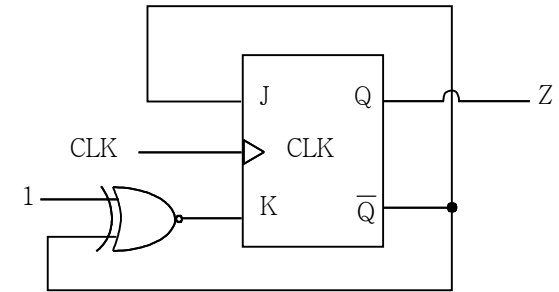
- 1) 상태전이도(state transition diagram)를 작성하시오. (3점)
- 2) 상태전이표를 작성하시오. (3점)
- 3) D 플립플롭에 대한 입력함수를 구하시오. (3점)
- 4) y에 대한 출력함수를 구하시오. (3점)
- 5) 회로도를 그리시오. (3점)

제 4 문. 4-비트의 2진 숫자($B_3B_2B_1B_0$)와 2-비트의 2진 숫자(A_1A_0)를 곱하여 결과를 6-비트의 2진 숫자($C_5C_4C_3C_2C_1C_0$)로 나타내는 곱셈기 회로를 아래 그림과 같은 4-Bit 전가산기(full-adder)를 이용해서 구현하시오. (10점)



제 5 문. 아래 그림과 같이 디지털 회로를 구성할 때, 다음 물음에 답하시오. (단, 각 소자의 전달 특성은 아래 표와 같다) (총 10점)

- JK - 플립플롭 전파지연 시간(propagation delay) : 4 nsec
- JK - 플립플롭 셋업 시간(setup time) : 3 nsec
- JK - 플립플롭 홀드 시간(hold time) : 3 nsec
- XOR 게이트지연 시간(gate propagation delay) : 3 nsec



- 1) 클록에 일정한 주기의 펄스가 입력될 경우 출력 Z의 타이밍도(timing diagram)를 그리시오. (5점)
- 2) 이 회로의 최대 동작 주파수를 구하고 이유를 설명하시오. (5점)

안전행정부 시험출제과장